

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

CLIPPEDIMAGE= JP408222682A

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

INVENTOR-INFORMATION:

YAMADA, JUNICHI  
KAMI, TOMOE  
SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME  
DAINIPPON PRINTING CO LTD

COUNTRY  
N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. One face of the

part 11A is parallel  
to other parts faces of the frame 10 and other three faces  
of the lead 11 are  
made recessed.

COPYRIGHT: (C)1996, JPO

02/14/2003 EAST Version: 1.03.0001

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-222682

(43) 公開日 平成8年(1996)8月30日

(51) IntCl.  
H 01 L 23/50

識別記号 庁内整理番号

F 1  
H 01 L 23/50

技術表示箇所  
U  
A

21/60

3 1 1

21/60  
3 1 1 R

(21) 出願番号 特願平7-47919

(22) 出願日 平成7年(1995)2月14日

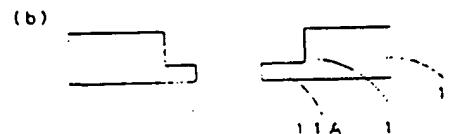
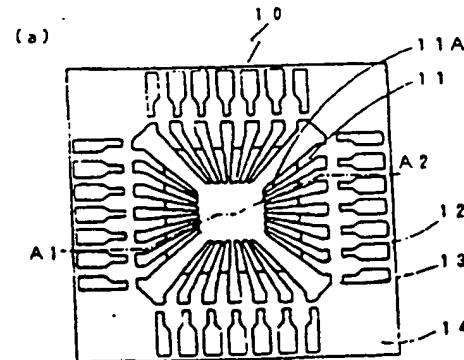
(71) 出願人 000002897  
大日本印刷株式会社  
東京都新宿区市谷加賀町一丁目1番1号  
(72) 発明者 山田 淳一  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(72) 発明者 上 智江  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(72) 発明者 佐々木 貢  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(74) 代理人 弁理士 小西 淳美

(54) 【発明の名称】 リードフレームおよびその製造方法

(57) 【要約】

【目的】 半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にし対応できる高精度なリードフレームを提供する。

【構成】 半導体素子をバンプを介してインナーリード先端部に接続し、インナーリードと一体となって延長したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されている。





51) に吹き付け所定の寸法形状にエッサンクし、貫通させる。(図5(d))。次いで、レジスト膜を剥離処理し(図5(e))。洗浄後、所型のリードフレームを得て、エッサンク加工工程を終了する。このように、エッチング加工工程によって作製されたリードフレームは、更に、所定のエリアに銀メッキ等が施される。次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きボリイミドテープにてテーピング処理したり、必要に応じて所定の量タブ吊りバーを曲げ加工し、ダイバット部をダウンセットする処理を行う。しかし、エッサンク加工方法においては、アーチ、クラック、凹凸等の問題が発生する可能性がある(前)方向にも追及した。その微細化加工にも限度があるのが一般的で、図5に示すように、リードフレーム素材の両面からエッチングするため、ラインアンドスペース形状の場合、ライン間隔の加工限界幅は、板厚の50~100%程度と書かれている。又、リードフレームの後工程等のアウターリードの強度を考えた場合、一般的には、その板厚は約0.125mm以上必要とされている。この点、図5に示すようなエッサンク加工方法の場合、リードフレームの板厚を0.15mm~0.125mm程度まで薄くすることにより、ワイヤボンディングのための平坦幅が少なくとも70~80μm必要であることより、0.165mmピッチ程度の微細なインナーリード部先端のエッサンクによる加工を達成してきたが、これが限界とされていた。

【0003】しかしながら、近年、樹脂封止型半導体装置は、小パッケージでは、電極端子であるインナーリードのピッチが0.165mmピッチを経て、既に0.15~0.13mmピッチまでの狭ピッチ化要求がでてきた事と、エッサンク加工において、リード部材の板厚を薄した場合には、アセンブリ工程や実装工程といった後工程におけるアウターリードの強度確保が難しいという点から、単にリード部材の板厚を薄くしてエッサンク加工を行う方法にも限界が出てきた。

【0004】これに対応する方法として、アウターリードの強度を確保したまま縮小化を行う方法で、インナーリード部分をハーフエッサンクもしくはプレスにより薄くしてエッサンク加工を行う方法が提案されている。しかし、プレスにより薄くしてエッサンク加工をおこなう場合には、後工程においての精度が不足する(例えば、めっきエリアの平滑性)、ホンディング、モールディング時のクランクに必要なインナーリードの平坦性、寸法精度が確保されない、製版を2段行なわなければならぬ等製造工程が複雑になる、等问题がある。そして、インナーリード部分をハーフエッサンクにより薄くしてエッサンク加工を行う方法の場合にも、製版を2段行なうことは必ずしも製造工程が複雑となること、問題が生じる、实用化が困難であることが、大きな欠点である。

【0005】一方、樹脂封止型半導体装置の多端子化に対応すべく、上記のリードフレームを用いて半導体素子の端子部とリードフレームのインナーリード先端部をワイヤボンディングする方法とは異なる、半導体素子をバンプを介して外部回路と接続するための導体上に搭載するフリップチップ法が提案されている。この方法は、一般には図7に示すように、セラミック材料よりも基板73上に配線(インナーリード)72を配し、その配線(インナーリード)72の電極部(インナーリード先端部)72A上に半導体素子70をバンプ71を介して搭載するものである。しかしながら、この方法の場合、基板73上に配線(インナーリード)72を配する時にバンプ71が電極部72Aよりズレてしまい、電気的接続がうまくいかないという問題点があり、このフリップチップ法により、リードフレームのインナーリード先端部に半導体素子を搭載した、樹脂封止型半導体装置も考えられたが、特に高精度なリードフレームを用いたものは実用に至っていない。

【0006】  
【発明が解決しようとする課題】このように、樹脂封止型半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できるリードフレームが求められていた。本発明は、このような状況のもと、半導体装置の多端子化に対応でき、且つ、後工程にも対応できる高精度なリードフレームを提供しようとするものであり、又、そのような高精度なリードフレームの製造方法を提供しようとするものである。

#### 【0007】

【課題を解決するための手段】本発明のリードフレームは、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一緒に延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするものである。また、本発明のリードフレームの製造方法は、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一緒に延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、他の3面は凹状に形成され、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、他の3面は凹状に形成される。

に二三作製する方法でもって、少なくとも間に、

によって作製する方法である。

(A) リードフレーム素材の上面に感光性レジストを一布する工程、(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をハンプを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の槽溝による第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、(D) インナーリード先端部形状を形成するためのパターンが形成された面側の腐食された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程、(E) 平坦状に腐蝕するためのパターンが形成された面側から、腐食液による第二のエッチング加工を行い貴重させて、インナーリード先端部を形成する工程、(F) 上記エッチング抵抗層、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするものである。尚、上記において、平坦状に腐蝕するとは、リードフレーム素材の一方の面から、腐食を行う際に、腐食による形成面(腐食面)を略平坦状(ベタ状)としながら腐食することであり、平坦状に腐蝕しつけることにより、既に形成されているインナーリード先端部形成ためのレジストパターンが形成されている面の腐食部が既に埋め込まれて、インナーリード先端部を形成する。

【10008】本発明のリードフレームの製造方法は、半導体装置の多端子化に対応したエッチングプロセスによる加工方法であり、第一のエッチング加工により、少なくとも、インナーリード先端部形状を形成するための、所定形状の開閉部をもつレジストパターンが形成された面側の隔壁されたインナーリード先端部形成領域に、インナーリード先端部の(平面的な意味での)外形形状を実質的に形成してしまうものである。したがって、第一のエッチング加工において、所定量だけエッチング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる量のエッチング加工して止めるという意味である。そして、第一のエッチング加工により隔壁形成された、インナーリード先端部形状を形成するためのパターンが形成された面側の隔壁された部分に、耐エッチング性のあるエッチング抵抗層を埋め込むことにより、第一のエッチング工程によって形成されているインナーリード先端部形状を保護する。半導体装置に隔壁形成された、インナーリード先端部形状を形成するためのパターンを形成する工程として、第一の開

離している。尚、第一のエッティング工程において、平坦化に成功するためのパターンが形成された面側からも磨耗を行い、即ちリードフレーム素材の両面から磨耗を行う。図4に示す方法の方が、インナーリート先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側からのみの磨耗を行なう場合よりも、エッティング加工時間は短縮され、作業上メリットがある。

[0004]

【作用】本発明のリードフレームは、上記のような構成にすることにより、半導体素子をバンプを介してインナーリードフレーム部に接続する構造を有する。トフレームにおいて、半導体装置製作製の後工程にも対応できる、高精度なリードフレームの提供を可能としているものであり、結果として半導体装置の一層の多端子化を可能としている。詳しくは、半導体素子をバンプを介して搭載するインナーリード先端部のみをリードフレーム素材の板厚より高くしてしていることにより、リードフレーム全体の強度を、全体がリードフレーム素材の板厚の場合とはおなじ強度に保ちながら、インナーリード部の微細加工を可能としている。半導体素子をバンプを介して搭載するインナーリード先端部のバンプとの接続面が凹状になっていることにより、バンプ接続時における位置ズレが発生してもバンプと前記接続面とが電気的接続を行い易くしている。そして、バンプとの接続面を凹状としてバンプとの接続面を挟む2面を凹状としていることにより、変形しにくいものとしている。また、本発明のリードフレームの製造方法は、このような構成にすることにより、半導体素子をバンプを介して搭載するインナーリード先端部の素子搭載面を凹状として、該素子搭載面を挟む両面を凹状に形成した、上記不充填のリードフレームの製造を可能にするものである。そして、第一のエッチング加工後、インナーリード先端部形状を形成するためのパターンが形成された面側の溝挖された部分に耐エッチング性のあるエッチング抵抗膜を埋め込んだ後に、第二のエッチング加工を行うことにより、インナーリード先端部の加工は、素材自体の厚さにより薄い、薄肉部を外形加工することとなり、微細加工が可能となる。そして、板厚を全体的に薄くせず、半導体素子をバンプを介して搭載するインナーリード先端部形成部のみを薄くして加工する為、加工時には、板厚を全体的に薄くした場合と比べリードフレーム素材全体を無効化しない」としている。

[0010]

【実施例】本発明のリードフレームの実施例を図に示す。  
図1は本実施例リードフレームの平面図であり、図2  
は図1の(a)-(a')における断面図で、図3  
は図2の(b)-(b')における断面図を示す。図1は、  
外部側面部を左側、内部側面部を右側として示す。

中、10はリードフレーム、11はインナーリード、12Aはインナーリード先端部、12はアウターリード、13はダムバー、14はフレーム部を示している。本実施例のリードフレームは、図1(c)に示すように、半導体素子をバンプを介して搭載するための溝内のインナーリード先端部12Aを有するインナーリード11と、該インナーリード11と一体となって連結された外部回路と接続するためのアウターリード12、樹脂封止の際の樹脂の流出を防ぐためのダムバー13等を有するもので、4.2%ニッケル-鉄合金を素材とした、一体もので、10

4.2%ニッケル-鉄合金を素材とした、一体もので、强度的には後工程に充分耐えるものとなっている。インナーリードピッチは0.12mmと、図6(b)に示す半導体装置用に用いられている従来のワイヤボンディング用いた多ビン(小ビッチ)のリードフレームと比べて、狭いピッチである。本実施例のリードフレームのインナーリード先端部12Aは、断面が図2(c)、図2(d)に示すように、半導体素子搭載面と半導体素子搭載面を抉る両側の面を凹状に形成している。半導体素子搭載面側が凹状であることによりバンプ部がインナーリード先端部12Aの面内に乗り易く、位置ズレが発生してもバンプと先端面が接触しやすい形状である。インナーリード先端部12Aの3面を凹状にしていることにより、機械的にも強いものとしている。

【0011】本実施例のリードフレームを用いた樹脂封止型の半導体装置の作製には、半導体素子の端子部との接続にワイヤボンディングを行わず、バンプによる接続を行うものであるが、樹脂の封止、タムバーの切跡等の処理は、基本的に通常のリードフレームを用いてワイヤボンディング接続を施した半導体装置と同じ処理で行うことができる。図6(b)は、本実施例リードフレームを用いた樹脂封止型半導体装置の概略構成を示した断面図である。

【0012】本発明のリードフレームの製造方法の実施例を以下、図にそって説明する。図4は本発明の実施例における各工程断面図であり、ここで作製されるリードフレームを示す平面図である図3(a)のC1-C2部の断面部についての製造工程図である。図4中、41はリードフレーム素材、42A、42Bはレジストパターン、43は第一の開口部、44は第二の開口部、45は第一の凹部、46は第二の凹部、47は平坦部、48はエッチング抵抗層、49はインナーリード先端部を示す。まず、42Bニッケル-鉄合金をからなり、厚みが0.15mmのリードフレーム素材41の両面に、重クロム酸カリウムを電着剤とした水溶性カリイオノエッチング液を噴射した後、カルバミート樹脂を用いて、所定形状の第一の開口部43、第二の開口部44を形成する。

ターン42A、42Bを形成した。(図4(c))第一の開口部43は、後のエッチング加工においてリードフレーム素材41をこの開口部からペタ状に腐蝕するためのもので、レジストの第二の開口部44は、リードフレームの半導体素子をバンプを介して搭載するインナーリード先端部の形態を形成するためのものである。第一の開口部43は、少なくともリードフレーム41のインナーリード先端部形成領域を含むが、後工程において、チーピングの工程や、リードフレームを固定するクランプ工程で、ペタ状に腐蝕され部分的に薄くなったり部分との段差が発生する場合があるので、エッチングを行うターミナル、ナーリード等が形成する位置にせず大きめにすると必要がある。次いで、温度70°C、濃度4.8Be<sup>-</sup>の塩化第二鉄溶液を用いて、スプレー圧2.5kg/cm<sup>2</sup>にて、レジストパターンが形成されたリードフレーム素材41の両面をエッチングし、ペタ状(平坦状)に腐蝕された第一の開口部43の深さがリードフレーム部材の1/3に達した時点でエッチングを止めた。(図4(d))

この段階で、図4(e)に示すインナーリード先端部49部の(平面的な意味での)外見形が実質的に作られている。上記第1回目のエッチングにおいては、リードフレーム素材41の両面から同時にエッチングを行ったが、必ずしも両面から同時にエッチングする必要はない。少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターン42Bが形成された面側から腐蝕液によるエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量エッチング加工し止めることがければ良い。本実施例のように、第1回目のエッチングにおいてリードフレーム素材41の両面から同時にエッチングする理由は、両面からエッチングすることにより、後述する第2回目のエッチング時間を見越すためで、レジストパターン42B側からのみの片面エッチングの場合と比べ、第1回目エッチングと第2回目エッチングのインターバル時間が短縮される。次いで、第二の開口部44側の腐蝕された第二の凹部46にエッチング抵抗層48としての耐エッチング性のあるホットメタル型ワックス(サ・インクテック社製の耐ワックス、型番M2-W136)を、ダイコータを用いて、塗布し、ペタ状(平坦状)に腐蝕された第二の凹部46に押り込んだ。レジストパターン42B上に該エッチング抵抗層48に塗布された状態とした。(図4(f))

エッチング抵抗層48を、レジストパターン42B上全面に塗布する必要はないが、第二の凹部46を含む一部にのみ塗布することは許された。図4(f)に示すように、第二の凹部46とともに、第二の開口部44側全面にエッチング抵抗層48を塗布した。本実施例で使用したエッチング抵抗層48は、アルカリ、硝酸、ヒドロゲンフローグ抵抗層48は、アルカリ、硝酸、ヒドロゲンフローグ等である。更に、塗布したエッチング抵抗層48に、

ング時にある程度の柔軟性のあるものが、好ましく、特に、上記フックスに限定されず、いい強化型のものでし  
良い。このようにエッチャング抵抗層48をインナーリー  
ド先端部の形状を形成するためのパターンが形成された  
面側の腐蝕された第二の凹部46に埋め込むことによ  
り、後工程でのエッチング時に第二の凹部46が腐蝕さ  
れて大きくなないようにしているとともに、高精細な  
エッチャング加工に対しての機械的な强度補強をしてお  
り、スプレー圧を高く(2.5 kg/cm<sup>2</sup>)とすること  
ができる、これによりエッチャングが深さ方向に進行し易  
くなる。この後、ヘク状(平坦状)に腐蝕された第一  
の凹部46を形成面側からリードフレーム素材41をエ  
ッチャングし、貫通させ、インナーリード先端部49を形成  
した。(図4(d))

この際、インナーリード先端部のエッチャング形成面49  
Sはインナーリード間にへこんだ凹状になる。また、先  
の第1回目のエッチャング加工にて作製された、エッчин  
グ形成面49Sを挟む2面もインナーリード間にへこん  
だ凹状である。次いで、次に、エッチャング抵抗層48の  
除去、レジスト膜(レジストバターン42A、42B)  
の除去を行い、インナーリード先端部49が微細加工さ  
れた図4(e)に示すリードフレームを得た。エッчин  
グ抵抗層48とレジスト膜(レジストバターン42A、  
42B)の除去は水酸化ナトリウム水溶液により溶解除  
去した。

【0013】尚、上記実施例においては、エッチャング加  
工にて、図3(e)に示すように、インナーリード先端部  
から導体部15を延設し、インナーリード先端部同士を  
繋げた形状にして形成したものを得て、導体部15をブ  
レス等により切断除去して図1(e)に示す形状を得  
る。図3(e)に示すものを切断し、図1に示す形状に  
する際には、図3(f)に示すように、通常、補強のた  
めポリイミドテープを使用する。図3(f)の状態で、  
プレス等により導体部15を切断除去し、図2(h)、  
図2(t)に示すように半導体素子20をインナーリー  
ド先端部11Aにパンプ21を介して接続した後、図6  
(e)に示すワイヤボンディング接続のものと同様に、  
樹脂封止をするが、半導体素子は、テープをつけた状態  
のまままで、図6(h)のように接続され、そのまま樹脂  
封止される。

【0014】尚、本方法によるインナーリード先端部4  
9の微細化加工は、第二の凹部46の形状と、最終的に  
得られるインナーリード先端部の厚さとに左右されるも  
ので、例えば、板厚1ミリメートルで薄くすると、図4  
(e)に示す半導体部15の幅を1.0ミリメートルとして、インナ  
ーリード先端部(リードフレーム)11A、11Bに微細加工可能  
となる。板厚1ミリメートルで薄くし、平坦幅Wを  
7.0ミリメートルとする。インナーリード先端部(リ  
ードフレーム)11A、11Bに平坦幅Wで形成する。板厚1  
ミリメートルで薄くし、平坦幅Wを7.0ミリメートルとす  
る。

以上に依いビッチまで作製が可能となる。

#### 【0015】

【発明の効果】本発明のリードフレームは、上記のよう  
に、半導体素子をパンプを介してインナーリード先端部  
に接続する、樹脂封止型半導体装置に用いられるリード  
フレームにおいて、パンプとパンプを接続するインナ  
ーリード先端部との位置ズレが起きてし、電気的接続がし  
易いものの提供を可能とするものであり、且つ、エッchin  
g加工にてインナーリード先端部の微細加工が可能な  
構造としている。又、本発明のリードフレームの製造方  
法は、半導体装置の多端子化に伴う、リードフレームの  
インナーリード先端部の小ピッチ化・微細化に付けて  
き、且つ、半導体装置製作のためのアセンブリ工程や実  
装工程等の後工程にも対応できる。上記本発明のリード  
フレームの製造を可能とするものである。結局、本発明  
は、半導体装置用のリードフレームで、半導体装置の多  
端子化対応でき、且つ、半導体装置製作の後工程にも対  
応できる、高精細なリードフレームを提供することを可  
能としている。

#### 【図面の簡単な説明】

【図1】実施例のリードフレーム

【図2】実施例のリードフレームを説明するための図

【図3】エッching後のリードフレームの形状等を説明

するための図

【図4】本発明実施例のリードフレームの製造工程図

【図5】従来のリードフレームのエッching製造工程を  
説明するための図

【図6】樹脂封止型半導体装置

【図7】従来のフリップチップ法を説明するための図

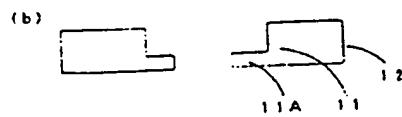
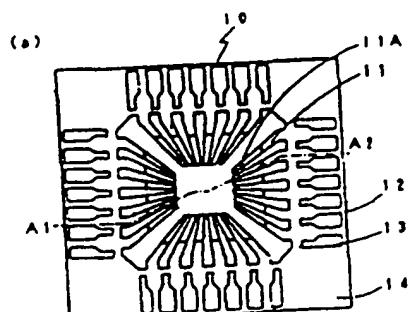
#### 【符号の説明】

10	リードフレーム
11	インナーリード
11A	インナーリード先端部
12	アウターリード
13	ダムバー
14	フレーム部
15	導体
16	テープ
20, 20A	半導体素子
21, 21A	パンプ
25, 25A	テーブ
11	リードフレーム素材
42A, 42B	レジストバターン
13	第一の凹部
14	第二の凹部
15	第三の凹部
16	第四の凹部
17	半導体面
18	エッチング抵抗層
19	インナーリード先端部

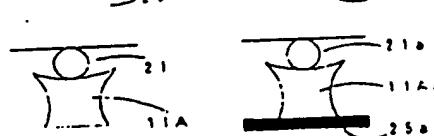
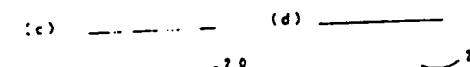
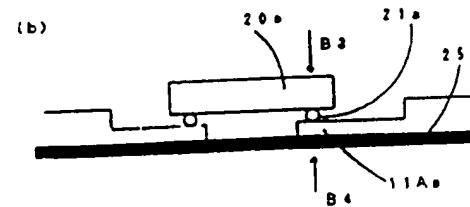
12

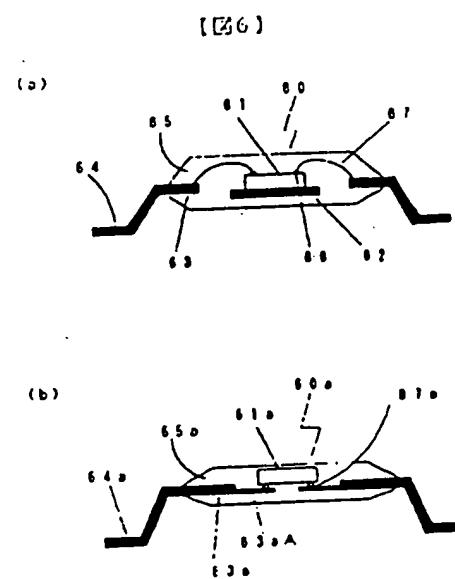
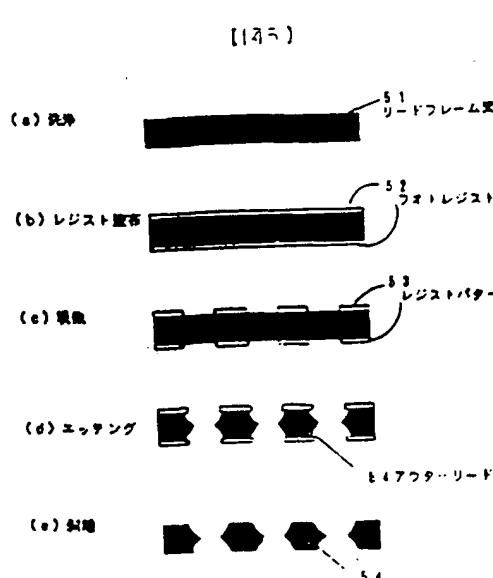
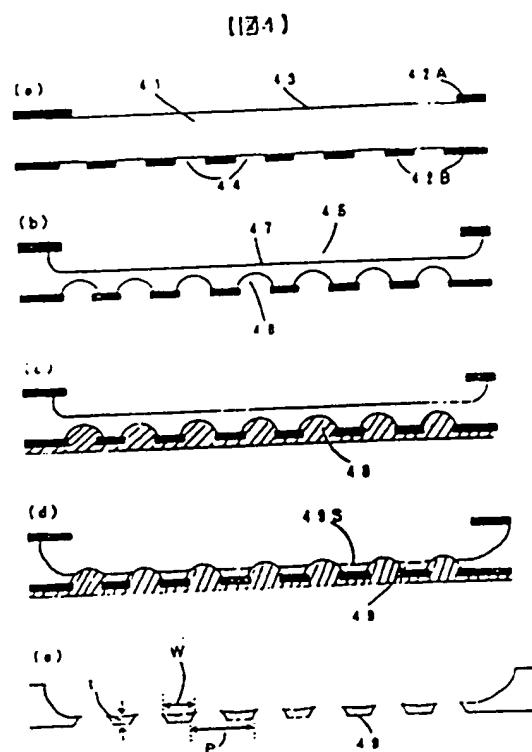
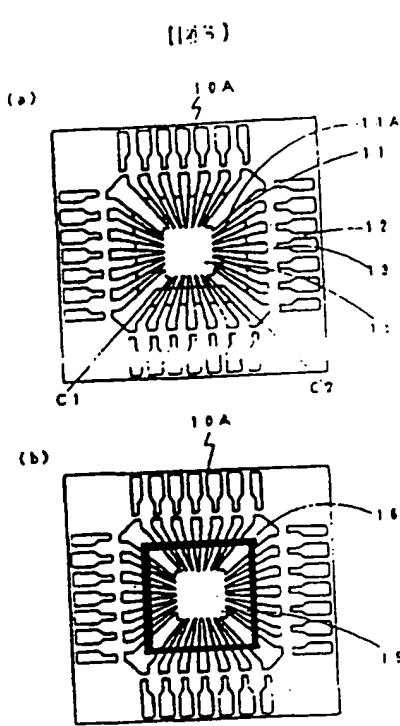
51	リードフレーム素材	65, 65a	樹脂
52	フォトレジスト	66	半導体素子電極部
53	レジストパターン	67	ワイヤ
54	インナーリード	67a	バンブ
60, 60a	樹脂封止型半導体装置	70	半導体素子
61, 61a	半導体素子	71	バンブ
62	ダンパッド	72	配線(インナーリード)
63, 63a	インナーリード (端部)	72A	電極部(インナーリード先)
63aA	インナーリード先端部	10 73	セラミック基板
64, 64a	アウターリード		

(141)



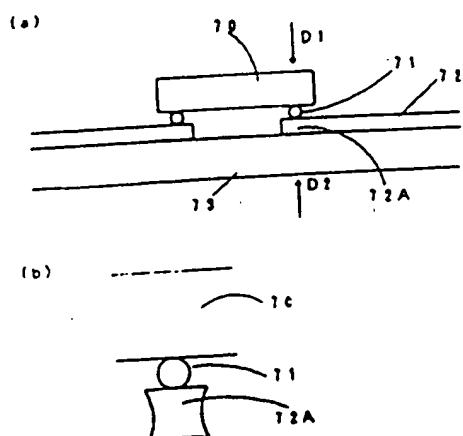
(142)





(9)

[147]



02/19/2003, EAST Version: 1.01.0002